

(TRANSLATION)
DISPLAY DEVICE AND MANUFACTURE THEREFOR

Japan Patent No.: JP 10-104595(A)

Filed: September 30, 1996

Applicant: MATSUSHITA ELECTRIC IND CO LTD

ABSTRACT:

PROBLEM TO BE SOLVED: To reduce reflection of gate wiring or source wiring composing TFT.

SOLUTION: In a staggered type TFT which has a source drain electrode 5, a semiconductor layer 6, and a gate electrode at least, of which each is formed via an insulation film 3, a reflection prevention film 10 is sequentially formed on bare gate wiring and source wiring by means of an electro-deposition method. A picture element electrode 4 is patterned, the source drain electrode is patterned, the gate electrode is patterned via the semiconductor layer 6, an unnecessary part of semiconductor layer composing film is etched off by using the gate electrode 7 pattern as a mask, and the source electrode and gate electrode 7 bared by the etching are provided with the reflection prevention treatment.

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-104595

(43) 公開日 平成10年(1998) 4月24日

(51) IntCl⁶

識別記号

F I

G 0 2 F 1/1335

G 0 2 F 1/1335

G 0 2 B 1/11

1/136

5 0 0

G 0 2 F 1/136

5 0 0

G 0 2 B 1/10

A

審査請求 未請求 請求項の数 3 O L (全 4 頁)

(21) 出願番号

特願平8-258057

(22) 出願日

平成8年(1996) 9月30日

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 美濃 美子

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72) 発明者 小林 郁典

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

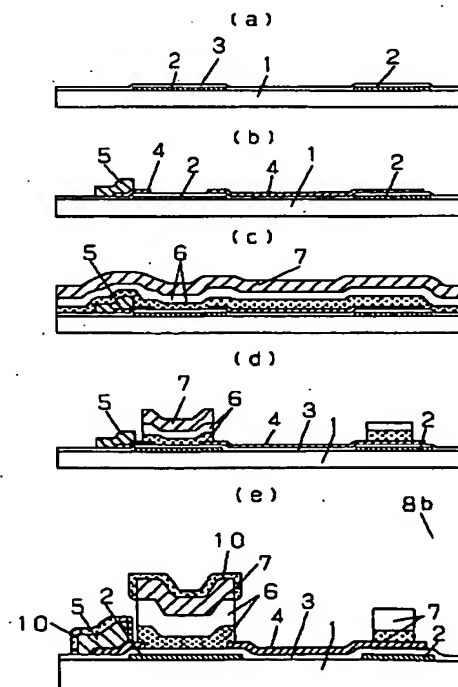
(74) 代理人 弁理士 楠本 智之 (外1名)

(54) 【発明の名称】 表示装置およびその製造方法

(57) 【要約】

【課題】 TFTを構成するゲート配線またはソース配線の低反射化を図る。

【解決手段】 ソース・ドレイン電極5と半導体層6とゲート電極7を少なくとも有し、それぞれが絶縁膜3を介して形成されて成る順スタガ型TFTにおいて、露出したゲート配線及びソース配線の表面に電着法によって順次反射防止膜10を形成する。画素電極4をパターン形成し、ソース・ドレイン電極5をパターン形成し、半導体層構成膜6を介してゲート電極7をパターン形成し、前記ゲート電極7パターンをマスクとして前記半導体層構成膜の不要部をエッチング除去し、前記エッチングにて露出したソース電極と前記ゲート電極にそれぞれ反射防止処理を施す。



【特許請求の範囲】

【請求項1】配線電極材の表面に、電着法により顔料を付着させ、反射防止膜を形成したことを特徴とする表示装置。

【請求項2】ソース・ドレイン電極と半導体層とゲート電極を少なくとも有し、それぞれが絶縁膜を介して形成されて成る順スタガ型薄膜トランジスタをスイッチング素子とし、露出したゲート配線またはソース配線の少なくとも何れか一方の表面に、電着法によって反射防止処理を施したことを特徴とする表示装置。

【請求項3】画素電極をパターン形成する工程と、ソース・ドレイン電極をパターン形成する工程と、半導体層、絶縁膜を順次被着する工程と、ゲート電極をパターン形成する工程と、前記半導体層、絶縁膜の不要部をエッチング除去する工程と、前記ゲート電極の表面または、前記ゲート電極とエッチング後に露出した前記ソース電極の両方の表面に反射防止処理を施す工程とを有する表示装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、電子部品のアレイ及び製法に関するものである。さらに詳しくは、表示装置を構成する薄膜トランジスタアレイ（以下TFT）の表面に、ブラックマトリクス（以下BM）を直接配した構成のTFTアレイ及びその製造方法に関する。

【0002】

【従来の技術】従来のこの分野における先行例としては、例えば特開平7-45836号公報または特開平7-64112号公報等に記載があるように、絶縁性透明基板1上に遮光膜2をパターン形成し、次に基板全面に層間絶縁膜3を形成する（図3a）。次に、画素電極4、ソース・ドレイン電極5を順次パターン形成する（図3b）。次に、半導体層構成膜6及びゲート電極膜7を積層製膜する（図3c）。次に、フォトリソグラフィによりゲート電極7をエッチングした後、前記ゲート電極7下以外の半導体層構成膜6をエッチング除去し、TFTアレイ8aを完成させる（図3d）。

【0003】

【発明が解決しようとする課題】従来の構成によれば、ゲート電極は通常低抵抗であるアルミニウムまたはアルミニウム合金が用いられる。しかしながら、アルミニウム配線を用いたTFTで表示装置を構成した場合のコントラスト比は、アルミニウムの光反射率が約90%と大きいので、液晶表示装置の正面から入射した光が反射して、実質的に黒の輝度を増加させ、実験的に作成したアルミニウムのない液晶表示装置のコントラスト比に比べて大幅に劣化する課題がある。

【0004】本発明は、上記従来の課題を克服するため、コントラスト比が高く、表面反射率が小さく、見易い表示特性を得る表示装置及びその製造方法を提供する

ことを目的とする。

【0005】

【課題を解決するための手段】上記目的を達成するため、本発明は配線電極材の反射防止処理に、電着法により暗色膜を形成した表示装置、及び当該表示装置を達成するため、画素電極をパターン形成する工程と、ソース・ドレイン電極をパターン形成する工程と、半導体層、絶縁膜を順次被着する工程と、ゲート電極をパターン形成する工程と、前記半導体層、絶縁膜の不要部をエッチング除去する工程と、前記ゲート電極の表面または、前記ゲート電極とエッチング後に露出した前記ソース電極の両方の表面に反射防止処理を施す工程とを有する製造方法である。

【0006】電着法によれば、黒色顔料または有色顔料を複数種混合し無彩色とした顔料と高分子樹脂を有する塗料にTFTアレイを浸漬し、ソース電極もしくはゲート電極に陽極を印加することで、陽極上に顔料含有樹脂粒子が析出して反射防止膜となる。

【0007】

【発明の実施の形態】以下実施の形態により具体的に本発明を説明する。

【0008】本発明は絶縁性透明基板1上に遮光膜2をパターン形成し、次に基板全面に層間絶縁膜3を形成する（図1a）。次に、画素電極4、ソース・ドレイン電極5を順次パターン形成する（図1b）。次に、半導体層構成膜6及びゲート電極膜7を積層製膜する（図1c）。次に、一般的なポジレジストを用いてゲート電極膜7をパターン形成した後、前記ゲート電極下以外の半導体層構成膜6をエッチング除去する。これによってソース・ドレイン電極膜5は露出し、導電膜面が得られる。そして、ゲート電極膜7のポジレジストを除去することで導電膜面を露出させる（図1d）。

【0009】次に、黒色顔料（例えばカーボンブラック）と、架橋性高分子樹脂（例えばメラミン樹脂、エポキシ樹脂、アクリレート樹脂等）とを有する電着塗料9を入れた電着槽にTFTアレイ8aを浸漬し、ソース電極5もしくはゲート電極7に陽極を印加することで、陽極上に黒色含有樹脂粒子を析出させて反射防止膜を設ける（図2）。その後、析出した電着塗料膜を乾燥により熱架橋させ、焼成・非導電化させて反射防止膜10を得る。この様にしてTFTアレイ8bを完成させる（図1e）。

【0010】なお、本実施例では反射防止膜形成工程に於いてレジスト保護膜は設けていないが、必要に応じて画素電極を保護するも良い。また、電着塗料に黒色顔料を用いているが、有色顔料を複数種混合し無彩色化した顔料等低反射率が得られるならばその限りでない。

【0011】

【発明の効果】本発明によると、ゲート配線電極及びソース配線電極の側壁を含む露出部全面に反射防止処理を

施することができる。その結果、ゲート電極やソース電極からの光の反射を低減する効果を有し、これを用いた液晶表示装置はコントラスト比の低下がない。そして、表面反射が小さく、見やすい表示特性を得ることができる効果を得る。これら効果を持って表示画質の向上効果を得ることができる。

【図面の簡単な説明】

【図1】本発明のTFTアレイ工程断面図

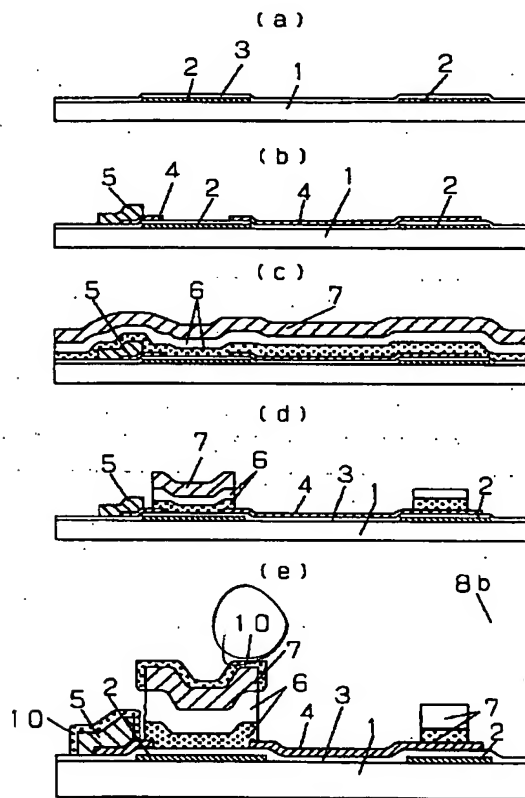
【図2】本発明の電着塗装概念図

【図3】従来法のTFTアレイ工程断面図

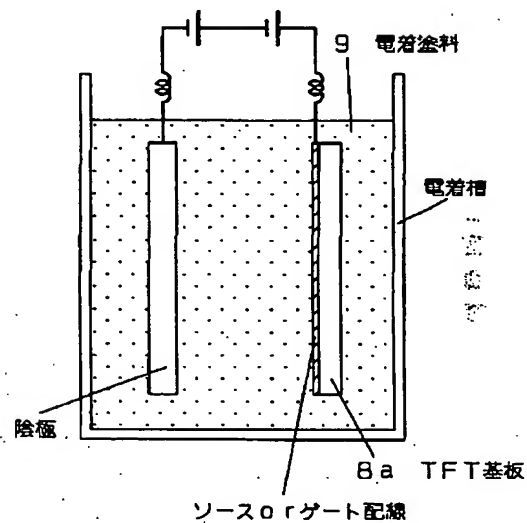
【符号の説明】

- 1 透明基板
- 2 遮光膜
- 3 層間絶縁膜
- 4 画素電極
- 5 ソース・ドレイン電極
- 6 半導体層構成膜
- 7 ゲート電極
- 8 TFTアレイ
- 9 電着塗料
- 10 10 反射防止膜

【図1】



【図2】

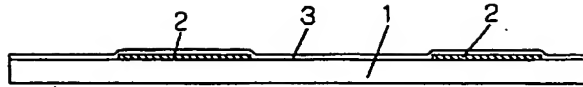


(4)

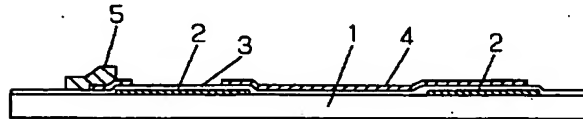
特開平10-104595

【図3】

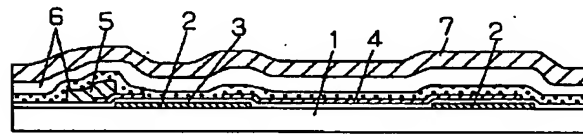
(a)



(b)



(c)



(d)

